

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 103 17 096.0

Anmeldetag: 14. April 2003

Anmelder/Inhaber: TEXAS INSTRUMENTS DEUTSCHLAND GMBH,
85356 Freising/DE

Bezeichnung: Verfahren zur Herstellung von komplementären
bipolaren Transistoren mit SiGe-Basisregionen

IPC: H 01 L 21/8228

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 16. März 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

PRINZ & PARTNER GbR

PATENTANWÄLTE
EUROPEAN PATENT ATTORNEYS
EUROPEAN TRADEMARK ATTORNEYS

Manzingerweg 7
D-81241 München
Tel.: + 49 89 89 69 8-0
Fax: + 49 89 89 69 8-211
Email: info@prinzundpartner.de



TEXAS INSTRUMENTS DEUTSCHLAND GMBH
Haggertystraße 1
85356 Freising

T10214 DE
HD/ba

14. April 2003

Verfahren zur Herstellung von komplementären bipolaren Transistoren mit SiGe-Basisregionen

Die Erfindung betrifft ein Verfahren zur Herstellung von komplementären bipolaren Transistoren mit SiGe-Basisregionen in einem SiGe-BiCMOS-Prozeß.

Moderne Halbleiterprozesse erlauben aufgrund der kleinen erreichbaren Strukturauflösung eine hohe Integrationsdichte. Die hohe Strukturauflösung mittels moderner Lithographieverfahren ermöglicht insbesondere die Herstellung sehr kleiner CMOS-Transistoren. Die erreichbare Bandbreite und die zur Verfügung stehende Treiberfähigkeit ist jedoch bei CMOS-Prozessen beschränkt. Insbesondere müssen für analoge Schaltkreise, die eine hohe Grenzfrequenz erfordern, vorzugsweise bipolare Transistoren eingesetzt werden, die beispielsweise aus Gallium-Arsenid hergestellt werden. Gallium-Arsenid-Transistoren lassen sich jedoch nicht in konventionelle CMOS-Prozesse integrieren. In neuerer Zeit wurden deshalb Prozeßtechnologien entwickelt, die schnelle bipolare Transistoren aufweisen und zusammen mit modernen CMOS-Technologien kombinierbar sind. Eine dieser Technologien ist die SiGe-BiCMOS-Technologie, bei der die Basisanschlüsse der bipolaren Transistoren durch eine Silizium-Germanium-Schicht (SiGe) gebildet werden. Durch die Zugabe von Germaniumatomen in den Basisschichten der SiGe-Transistoren verringert sich die Bandabstandsenergie, so daß diese Transistoren wesentlich

5 höhere Grenzfrequenzen aufweisen als Transistoren, die in einem konventionellen bipolaren Verfahren oder einem BiCMOS-Verfahren hergestellt wurden.

Das Einbringen der Germaniumatome in die Basisschichten von bipolaren Transistoren stellt den Schlüssel zur besseren Leistungsfähigkeit der Transistoren dar. Die Silizium-Germanium-Basisschicht wird üblicherweise in einem Epitaxieverfahren aufgebracht.

10 In der Schaltungstechnik werden, um bestimmte analoge Funktionen ausführen zu können, häufig komplementäre Transistoren benötigt. Das gleichzeitige epitaktische Aufwachsen des Basisschichten beider Transistoren (NPN und PNP) erlaubt aber keine Optimierung des Germanium-Profiles. Für möglichst hohe Grenzfrequenzen benötigen aber PNP-Transistoren und NPN-Transistoren unterschiedliche Germanium-Profile.

Der Erfindung liegt nun die Aufgabe zugrunde, ein Verfahren zu schaffen, mit dem auf einfache Weise die Basisschichten komplementärer bipolarer Transistoren mit optimiertem Germanium-Profil gebildet werden können.

20 Diese Aufgabe wird bei dem Verfahren zur Herstellung von komplementären bipolaren Transistoren mit SiGe-Basisregionen erfindungsgemäß dadurch gelöst, daß auf einem Wafer ein erster Kollektorbereich und ein zweiter Kollektorbereich nebeneinander aus je einer epitaktischen Siliziumschicht gebildet werden und in getrennten, voneinander unabhängigen Schritten über jedem der Kollektorbereiche eine mit Germanium versetzte Siliziumschicht kristallin abgeschieden wird, so daß über den Kollektorbereichen kristalline SiGe-Schichten mit verschiedenen Germanium-Profilen entstehen.

25 Das neue erfindungsgemäße Verfahren erlaubt die Herstellung von Basisschichten für komplementäre bipolare Transistoren in einer SiGe-Technologie. Dabei werden die Basisschichten nacheinander gebildet, so daß die komplementären bipolaren Transistoren mit jeweils optimierten Eigenschaften der Basisregionen hergestellt werden können.

Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

Die Erfindung wird nun anhand der Zeichnung beispielshalber erläutert. In der Zeichnung zeigen:

5 - Figur 1a bis 1f die Schritte eines erfindungsgemäßen Verfahrens in Schnittansichten; und

- Figur 2 einen mit Hilfe des erfindungsgemäßen Verfahrens entstandenen Präzisionswiderstand in einer Schnittansicht.

10 Figur 1a zeigt in einer Seitenansicht das Schnittbild eines im wesentlichen aus Silizium bestehenden Wafers 10. Auf dem Wafer 10 sind einige Strukturen aufgebracht, die als Ausgangspunkt für das erfindungsgemäße Verfahren dienen und im folgenden näher beschrieben werden. Der Wafer 10 weist eine parallel zur
15 Oberseite verlaufende vergrabene Schicht 12 auf, die beispielsweise aus Siliziumdioxid besteht und zur elektrischen Isolierung der darüber liegenden Schichten verwendet wird. Über der vergrabenen Schicht 12 wird der Wafer 10 mit zwei gleichzeitig gebildeten Bereichen versehen, die jeweils den Kollektorbereich eines bipolaren Transistors bilden können. Im folgenden wird das erfindungsgemäße Verfahren für den Fall beschrieben, daß im linken Bereich, der in Figur 1a als PNP bezeichnet ist, ein bipolarer PNP-Transistor gebildet
20 werden soll, während im rechten, in der Figur 1a als NPN bezeichneten Bereich ein bipolarer NPN-Transistor gebildet wird.

Im ersten Kollektorbereich wird der Kollektor eines NPN-Transistor gebildet. Dieser Bereich wird im folgenden als npn-Kollektorbereich 20 bezeichnet. Der npn-Kollektorbereich 20 besteht aus einem epitaktisch aufgebracht kristallinen
25 Silizium. Der npn-Kollektorbereich 20 kann über einer sogenannten vergrabenen n-Schicht 22 aufgebracht werden, die zwischen dem npn-Kollektorbereich 20 und der Schicht 12 liegt. Die vergrabene n-Schicht 22 besteht aus Silizium, das mit einem n-Typ Dotierungsstoff (beispielsweise Arsen oder Phosphor) mit hoher

Konzentration dotiert wird. Die n-Schicht 22 dient dazu, einen niederohmigen Anschluß zum npn-Kollektorbereich 20 zur Verfügung zu stellen. Zu diesem Zweck ist ein Kontaktanschluß 24 vorgesehen, der in einem kleinen Bereich eine Verbindung zur Oberseite herstellen kann. Der Kontaktanschluß 24 besteht im wesentlichen aus Silizium, das mit einem n-Typ Dotierungsstoff mit hoher Konzentration dotiert wird.

Im zweiten Kollektorbereich wird der Kollektor eines PNP-Transistors gebildet. Dieser Kollektorbereich wird im folgenden als pnp-Kollektorbereich 14 bezeichnet. Der pnp-Kollektorbereich 14 für den PNP-Transistor besteht aus einem epitaktisch aufgetragenen kristallinen Silizium. Der pnp-Kollektorbereich 14 kann über einer sogenannten vergrabenen p-Schicht 16 aufgebracht werden, die zwischen dem pnp-Kollektorbereich 14 und der Schicht 12 liegt. Die vergrabene p-Schicht 16 besteht aus Silizium, das mit einem p-Typ Dotierungsstoff (beispielsweise Bor) mit hoher Konzentration dotiert wird. Die p-Schicht 16 dient dazu, einen niederohmigen Anschluß zum pnp-Kollektorbereich 14 zur Verfügung zu stellen. Zu diesem Zweck ist ein weiterer Kontaktanschluß 18 vorgesehen, der in einem kleinen Bereich eine Verbindung zur Oberseite herstellen kann. Der weitere Kontaktanschluß 18 besteht im wesentlichen aus Silizium, das mit einem p-Typ Dotierungsstoff mit hoher Konzentration dotiert wird.

Die inaktiven Bereiche außerhalb des pnp-Kollektorbereichs 14 mit der vergrabenen p-Schicht 16 und außerhalb des npn-Kollektorbereichs 20 mit der vergrabenen n-Schicht 22 werden jeweils mit einem bis zur Schicht 12 reichenden Graben 26 versehen, der mit einem Dielektrikum, wie z.B. Siliziumdioxid, Siliziumnitrid oder undotiertem polykristallinen Silizium, aufgefüllt wird, so daß eine planare Fläche auf der Oberseite des Wafers gebildet wird.

In einem ersten Schritt des erfindungsgemäßen Verfahrens (Figur 1b) wird auf der Oberseite des Wafers 10 eine z.B. 12 nm dicke Siliziumdioxidschicht 28 aufgebracht. Über der Siliziumdioxidschicht 28 wird eine z.B. 125 nm dicke polykristalline Siliziumschicht 30 aufgebracht, die mit einem Photoresist versehen

8

wird. Ein erster Bereich, der den npn-Kollektorbereich 20 und einen kleinen, den npn-Kollektorbereich 20 umgebenden Rand umfaßt, wird photolithographisch und z.B. mittels eines reaktiven Ionenätzverfahrens von der polykristallinen Siliziumschicht 30 befreit, wodurch die Siliziumdioxidschicht 28 freigelegt wird.

5 Mit einem Ätzverfahren, z.B. einem Naß- oder Trockenätzverfahren, wird danach die freiliegende Siliziumdioxidschicht 28 entfernt. Der Photoresist wird anschließend vollständig entfernt.

10 Im nächsten Schritt (Figur 1c) wird auf der Oberseite des Wafers 10 eine z.B. 190 nm dicke Siliziumschicht epitaktisch aufgebracht. Während des kristallinen Abscheidens wird das Silizium mit Germanium versetzt und mit einem p-Typ Dotierungsstoff dotiert. Über dem npn-Kollektorbereich 20 bildet sich somit eine kristalline SiGe-Schicht 32a, während über der polykristallinen Siliziumschicht 30 eine polykristalline SiGe-Schicht 32b gebildet wird.

15 Danach wird auf der Oberseite des Wafers 10 eine Ätzstoppschicht 34 aufgebracht, die beispielsweise aus einer ungefähr 30 nm dicken Siliziumdioxidschicht besteht.

20 Im nächsten Schritt (Figur 1d) wird auf die Oberseite des Wafers 10 ein Photoresist aufgebracht. Ein zweiter Bereich, der den pnp-Kollektorbereich 14 und einen kleinen, den pnp-Kollektorbereich 14 umgebenden Rand umfaßt, wird photolithographisch und mittels eines Ätzverfahrens von der Ätzstoppschicht 34, der polykristallinen SiGe-Schicht 32b und der polykristallinen Siliziumschicht 30 befreit, wodurch die Siliziumdioxidschicht 28 freigelegt wird. Der Photoresist wird danach vollständig entfernt. Mit einem Ätzverfahren, z.B. einem Naß- oder Trockenätzverfahren, wird anschließend die Siliziumdioxidschicht 28 entfernt.

25 Im nächsten Schritt (Figur 1e) wird auf der Oberseite des Wafers 10 eine weitere Siliziumschicht, die z.B. 190 nm dick ist, epitaktisch aufgebracht. Während des kristallinen Abscheidens wird die weitere Siliziumschicht mit Germanium versetzt und n-dotiert. Über dem pnp-Kollektorbereich 14 bildet sich

eine weitere kristalline SiGe-Schicht 36a, während über der polykristallinen Siliziumschicht 30 eine weitere polykristalline SiGe-Schicht 36b gebildet wird.

5 Danach wird auf der Oberseite des Wafers 10 eine Schutzschicht 38 aufgebracht. Die Schutzschicht 38, die eine Dicke von z.B. 15 nm aufweist, kann aus Siliziumdioxid bestehen und die beispielsweise durch Zersetzen von Tetraethylorthosilikat (TEOS) gebildet werden.

10 Die weitere kristalline SiGe-Schicht 36a und die weitere polykristalline SiGe-Schicht 36b können bereits während des kristallinen Abscheidens mit einem n-Typ Dotierungsstoff dotiert werden. Es ist aber auch möglich, die n-Dotierung, beispielsweise durch Arsen, erst nach dem kristallinen Abscheiden mittels eines Ionen-Implantationsverfahrens durchzuführen. Dies kann in mehreren Stufen ausgeführt werden, so daß verschiedene Bereiche der weiteren kristallinen SiGe-Schicht 36a unterschiedlich stark dotiert werden können. Dadurch läßt sich das Dotierungsprofil in der weiteren kristallinen SiGe-Schicht 36a beeinflussen.

15 Im nächsten Schritt (Figur 1f) wird die Schutzschicht 38 mit Ausnahme der Fläche über dem pnp-Kollektorbereich 14 vollständig entfernt. Danach wird über der weiteren polykristallinen SiGe-Schicht 36b und der weiteren kristallinen SiGe-Schicht 36a ein Photoresist aufgebracht, das mittels eines photolithographischen Verfahrens strukturiert wird. Danach wird die nicht vom
20 Photoresist geschützte weitere polykristalline SiGe-Schicht 36b entfernt, wobei die weitere kristalline SiGe-Schicht 36a über dem pnp-Kollektorbereich 14 verbleibt. Vorzugsweise wird die weitere polykristalline SiGe-Schicht 36b mittels einer geeigneten Strukturierung des Photoresists in einem kleinen Bereich, der die weitere kristalline SiGe-Schicht 36a umgibt, nicht entfernt. Dieser verbleibende
25 Bereich der weiteren polykristallinen SiGe-Schicht 36b kann in nachfolgenden Prozeßschritten zur Kontaktierung der weiteren kristallinen SiGe-Schicht 36a, die die Basisregion des PNP-Transistors bildet, verwendet werden.

In nachfolgenden Prozeßschritten können durch Photolithographie und mittels eines Ätzverfahrens die Ätzstoppschicht 34 und die polykristalline SiGe-Schicht

32b entfernt werden, wobei die polykristalline SiGe-Schicht 32b, ähnlich wie im vorigen Abschnitt beschrieben, in einem kleinen Bereich um die kristalline SiGe-Schicht 32b verbleibt, um eine Kontaktierung der kristallinen SiGe-Schicht 32a, die die Basisregion des NPN-Transistors bildet, zu ermöglichen.

- 5 Über den Kollektorbereichen 20 und 14 werden mit dem erfindungsgemäßen Verfahren die kristallinen SiGe-Schichten 32a und 36a nacheinander gebildet. Diese Schichten bilden die Basisschichten bipolarer Transistoren. Da die kristallinen SiGe-Schichten 32a und 36a unabhängig voneinander hergestellt werden, läßt sich das Profil des während des Abscheidens in die Siliziumschicht eingelagerten Germaniums für NPN- und PNP-Transistoren optimieren. So kann z.B. die Basisschicht des PNP-Transistors mit einem trapezförmigen Germaniumprofil hergestellt werden, während die Basisschicht des NPN-Transistors ein dreieckförmiges Germaniumprofil aufweisen kann. Die mit dem erfindungsgemäßen Verfahren hergestellten Transistoren mit optimierten
- 10 Germaniumprofilen der Basisschichten weisen verbesserte Eigenschaften, wie insbesondere höhere Grenzfrequenzen, auf.
- 15

- Das Aufbringen der Ätzstoppschicht 34 im erfindungsgemäßen Verfahren erlaubt auch die Herstellung präziser Widerstände. Die unter der Ätzstoppschicht 34 liegende polykristalline SiGe-Schicht 32b verbleibt außerhalb der p-Kollektorregion 14 während des Entfernens der weiteren polykristallinen SiGe-Schicht 36b, da sie durch die Ätzstoppschicht 34 geschützt ist. In Figur 2 ist ein Widerstand gezeigt, der in einem Bereich außerhalb der aktiven Komponenten (NPN- und PNP-Transistoren, sowie CMOS-Strukturen, die mit einem anderen Verfahren erzeugt wurden) liegt und durch einen implantierten Bereich der
- 20 polykristallinen SiGe-Schicht 32b und der polykristallinen Schicht 30 gebildet wird. Die polykristalline SiGe-Schicht 32b wird durch die Ätzstoppschicht 34 bedeckt. Diese Schicht wird während der Implantation des Präzisionswiderstandes auch als Schutzschicht benutzt.
- 25

Patentansprüche

1. Verfahren zur Herstellung von komplementären bipolaren Transistoren mit SiGe-Basisregionen, bei dem

auf einem Wafer (10) ein erster Kollektorbereich (20) und ein zweiter
5 Kollektorbereich (14) nebeneinander aus je einer epitaktischen Siliziumschicht gebildet werden;

und in getrennten, voneinander unabhängigen Schritten über jedem der Kollektorbereiche (20, 14) eine mit Germanium versetzte Siliziumschicht kristallin abgeschieden wird, so daß über den Kollektorbereichen (20, 14)
10 kristalline SiGe-Schichten (32a, 36a) mit verschiedenen Germanium-Profilen entstehen.

2. Verfahren nach Anspruch 1, bei dem

vor dem ersten Schritt des kristallinen Abscheidens der mit Germanium versetzten Siliziumschicht über den Kollektorbereichen (20, 14) eine
15 durchgehende Siliziumdioxidschicht (28) und über der Siliziumdioxidschicht (28) eine polykristalline Siliziumschicht (30) aufgebracht wird und danach über dem ersten Kollektorbereich (20) die polykristalline Siliziumschicht (30) und die Siliziumdioxidschicht (28) entfernt werden;

der erste Schritt des kristallinen Abscheidens der mit Germanium versetzten
20 Siliziumschicht so ausgeführt wird, daß eine durchgehende Siliziumschicht kristallin abgeschieden wird, die mit Germanium versetzt wird, so daß über der epitaktischen Siliziumschicht im ersten Kollektorbereich (20) die kristalline SiGe-Schicht (32a) und über der polykristallinen Siliziumschicht (30) eine polykristalline SiGe-Schicht (32b) gebildet werden; und

25 danach über der kristallinen SiGe-Schicht (32a) und der polykristallinen SiGe-Schicht (32b) eine durchgehende Ätzstoppschicht (34) aufgebracht wird.

3. Verfahren nach Anspruch 2, bei dem

vor dem zweiten Schritt des kristallinen Abscheidens der mit Germanium versetzten Siliziumschicht über dem zweiten Kollektorbereich (14) die Ätzstoppschicht (34), die polykristalline SiGe-Schicht (32b) und die
5 polykristalline Siliziumschicht (30) sowie die Siliziumdioxidschicht (28) entfernt werden;

der zweite Schritt des kristallinen Abscheidens der mit Germanium versetzten Siliziumschicht so ausgeführt wird, daß eine durchgehende weitere Siliziumschicht kristallin abgeschieden wird, die mit Germanium versetzt wird, so
10 daß über der epitaktischen Siliziumschicht im zweiten Kollektorbereich (14) die weitere kristalline SiGe-Schicht (36a) und über der polykristallinen SiGe-Schicht (32b) eine weitere polykristalline SiGe-Schicht (36b) gebildet werden;

darüber eine durchgehende Schutzschicht (38) aufgebracht wird; und

danach die Schutzschicht (38) und die weitere polykristalline SiGe-Schicht
15 (36b) vollständig entfernt werden, wobei die weitere kristalline SiGe-Schicht (36a) über dem zweiten Kollektorbereich (14) verbleibt.

4. Verfahren nach einem der vorherigen Ansprüche, bei dem eine in-situ Dotierung der weiteren SiGe-Schicht (36a) gleichzeitig mit dem kristallinen Abscheiden erfolgt.

20 5. Verfahren nach einem der vorherigen Ansprüche, bei dem die Dotierung der weiteren SiGe-Schicht (36a) nach dem kristallinen Abscheiden durch Ionen-Implantation erfolgt.

6. Verfahren nach einem der vorherigen Ansprüche, bei dem die Ätzstoppschicht (34) und die Schutzschicht (38) aus Siliziumdioxid bestehen.

25 7. Verfahren nach einem der vorherigen Ansprüche, bei dem in einem Bereich der polykristallinen SiGe-Schicht (32b) außerhalb der Kollektorbereiche (20, 14) ein Widerstand durch Implantation gebildet wird.

Zusammenfassung

Verfahren zur Herstellung von komplementären bipolaren Transistoren mit SiGe-Basisregionen

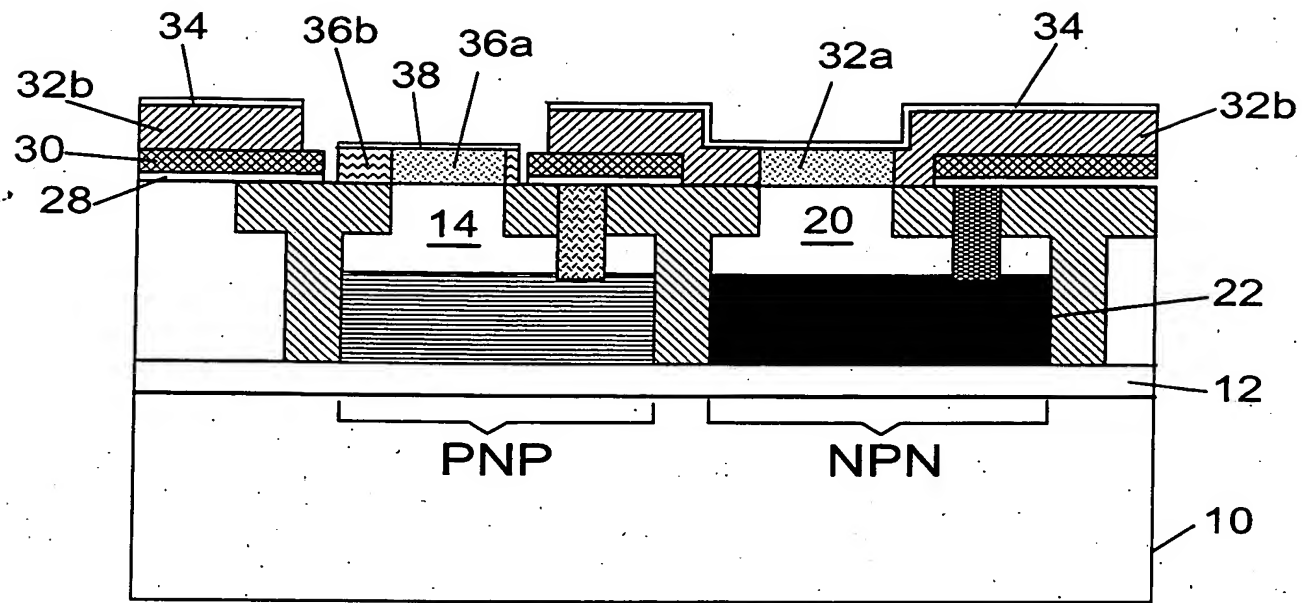
5

In einem Verfahren zur Herstellung von komplementären bipolaren Transistoren mit SiGe-Basisregionen werden die Basisregionen der NPN- und PNP-Transistoren nacheinander über zwei Kollektorbereichen 20, 14 durch epitaktisch aufgebrachte kristalline Silizium-Germanium-Schichten 32a, 36a gebildet. Mit diesem Verfahren kann das Germaniumprofil der SiGe-Schichten sowohl für NPN- als auch für PNP-Transistoren frei gewählt werden. Somit lassen sich die Eigenschaften der komplementären Transistoren individuell optimieren. Die SiGe-Schichten 32a, 36a können während oder nach dem Abscheiden der Silizium-Germaniumschichten 32a, 36a mit einem n- oder einem p-Dotierungsstoff dotiert werden.

Figur 1f

1000000

3



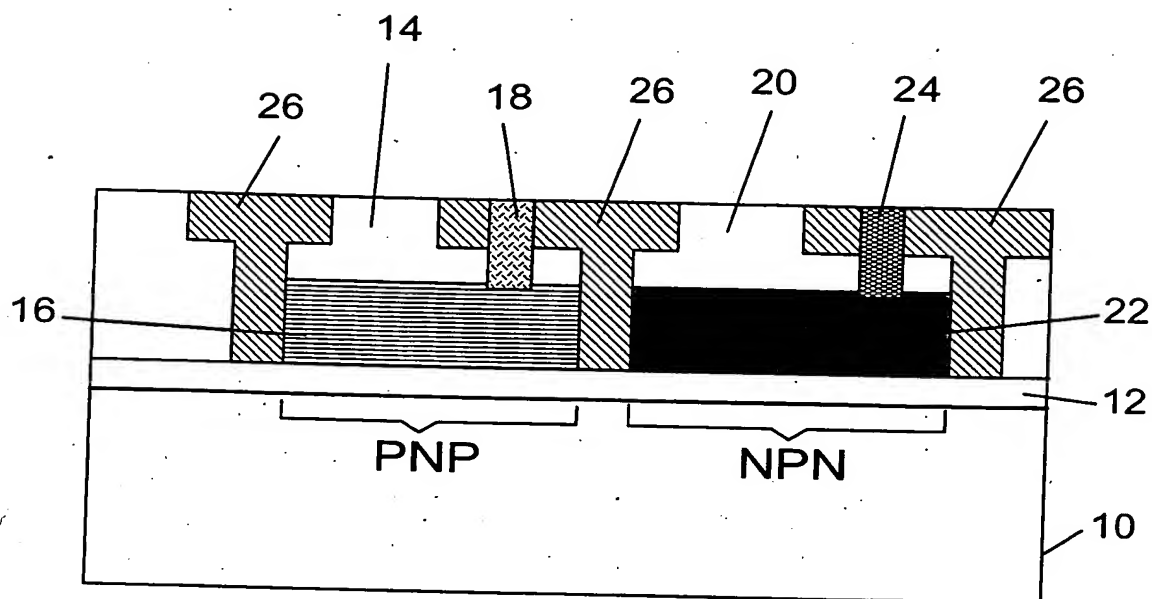


Fig. 1a

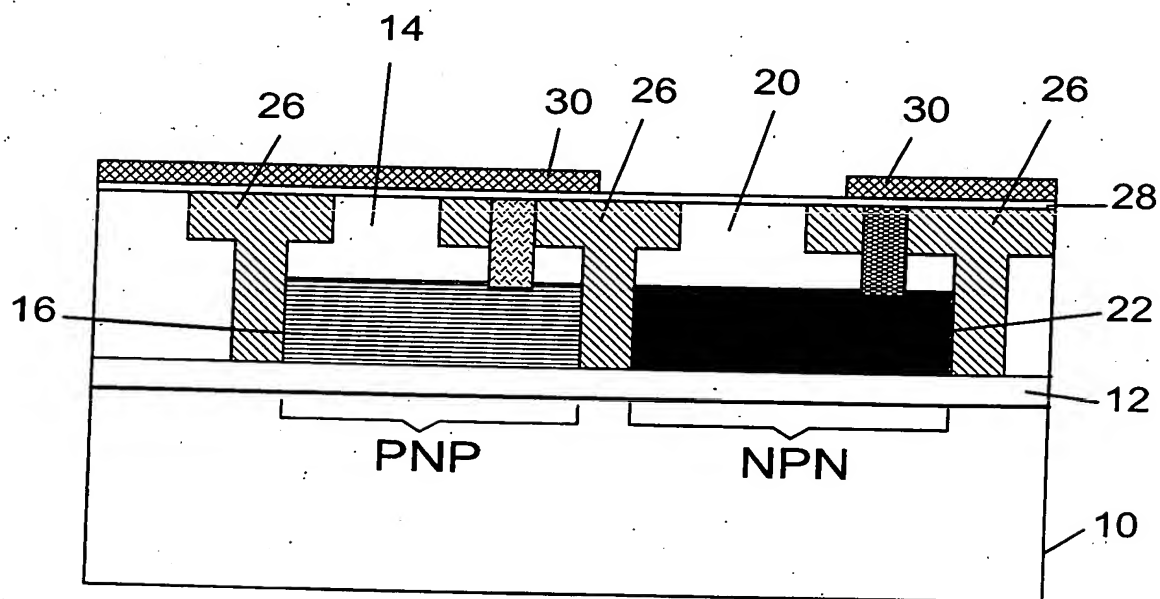


Fig. 1b

1100000

114

2/4

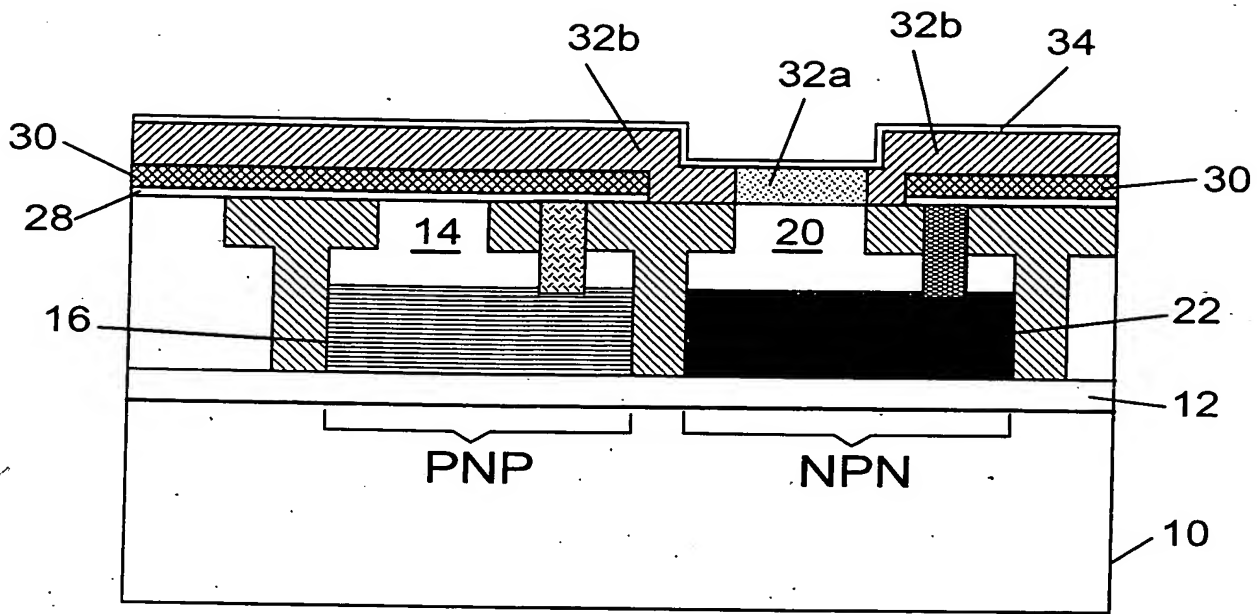


Fig. 1c

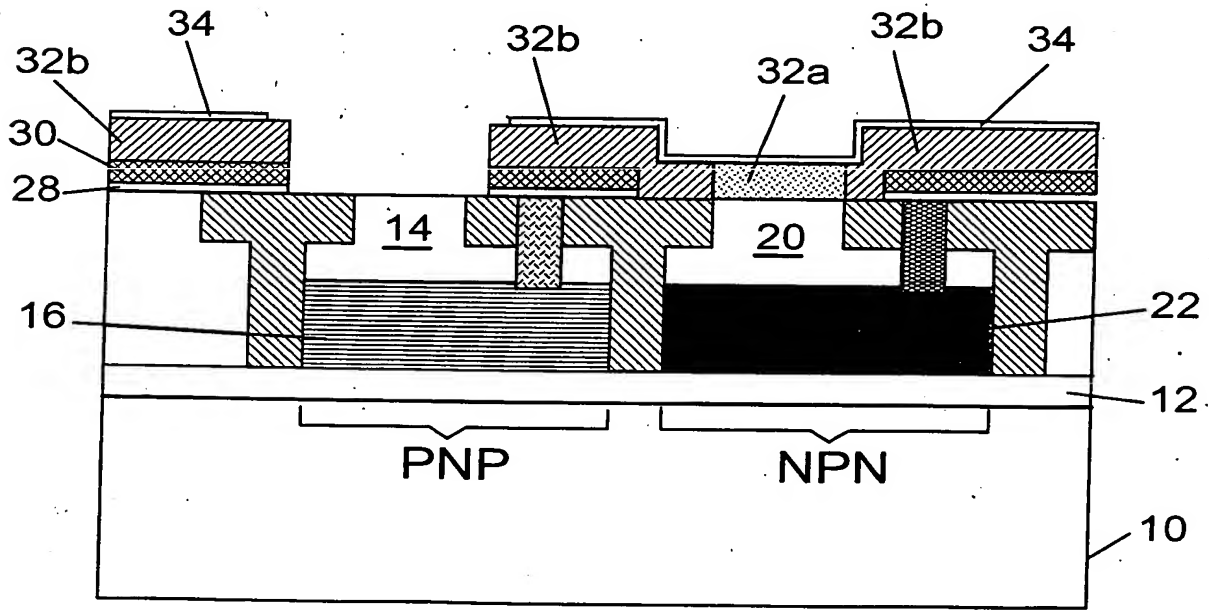


Fig. 1d

3/4

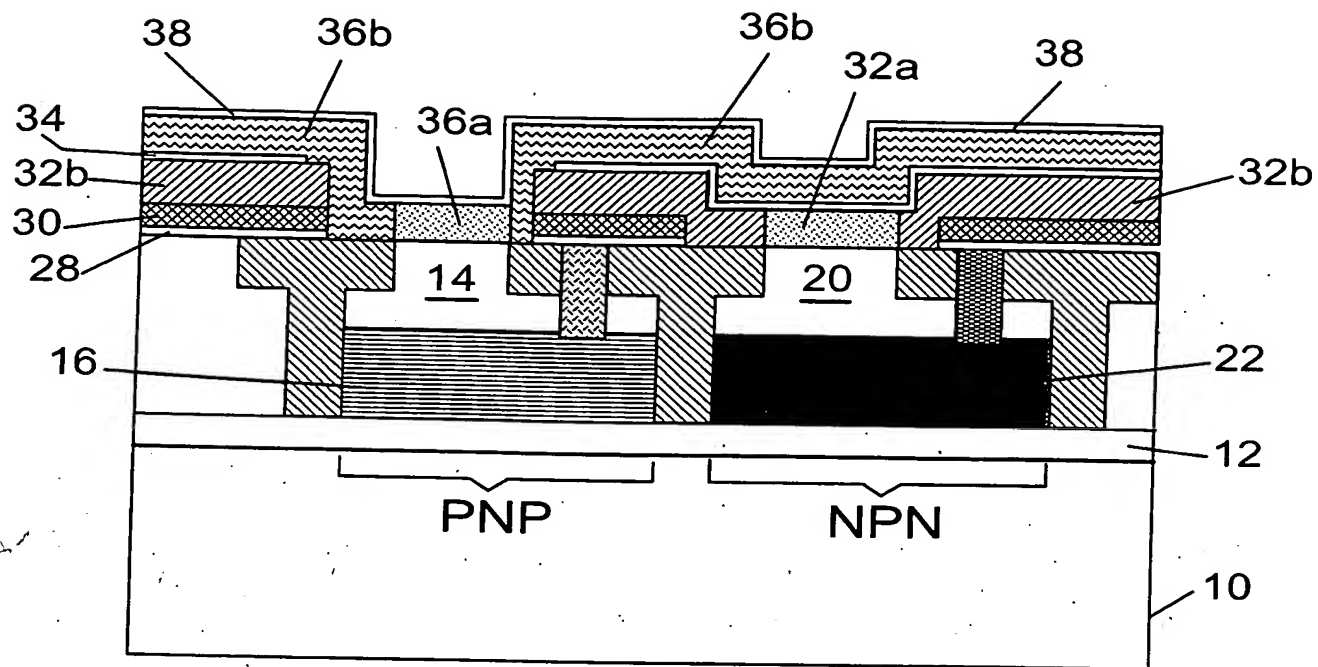


Fig. 1e

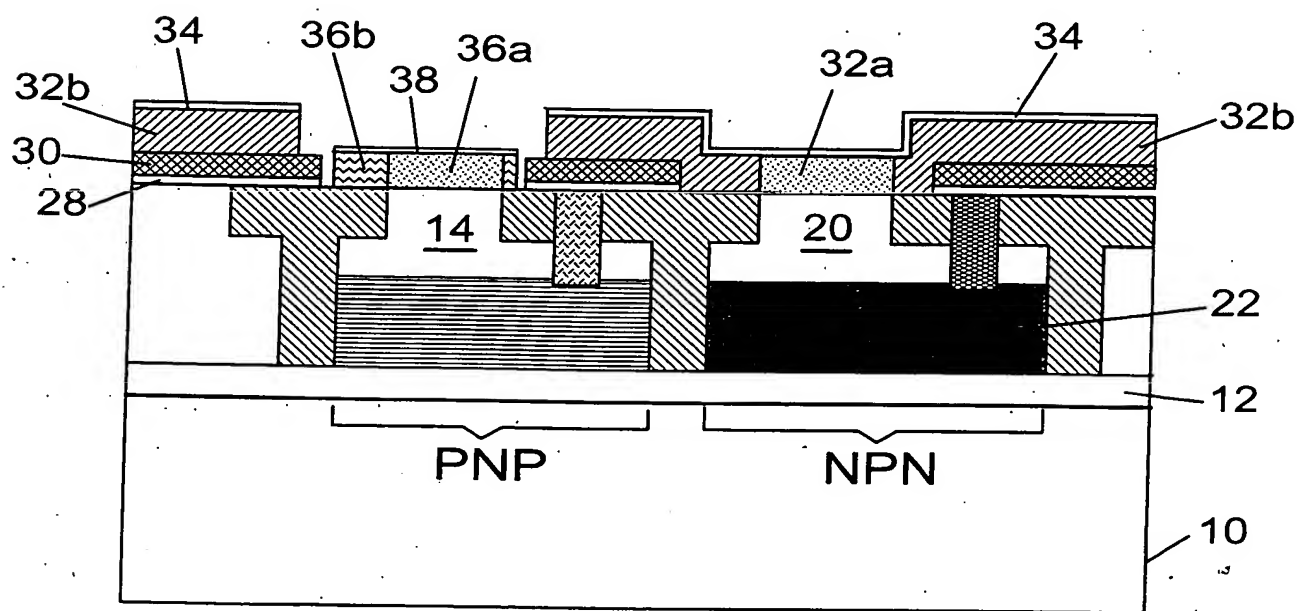


Fig. 1f

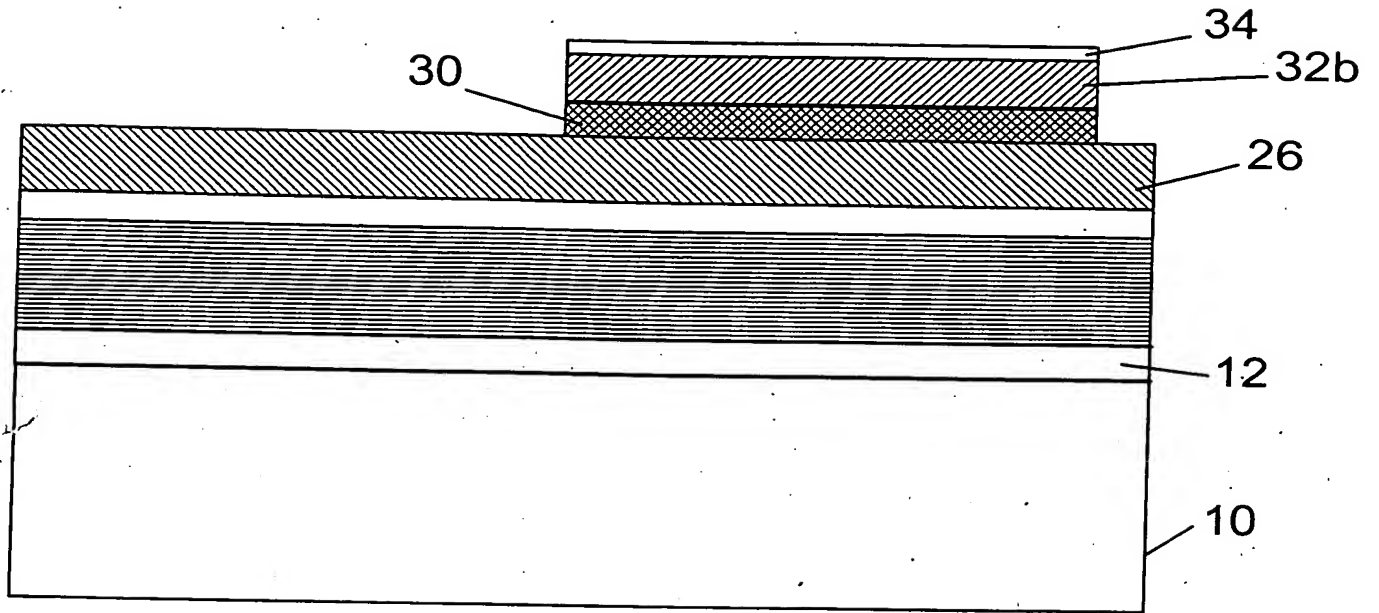


Fig. 2